

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-294267

(43)Date of publication of application : 05.12.1990

(51)Int.Cl.

H02M 3/28

(21)Application number : 01-114539

(71)Applicant : SHARP CORP

(22)Date of filing : 08.05.1989

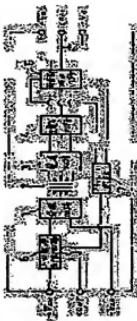
(72)Inventor : HAYASHI OSAMU

(54) DC-DC CONVERTER UNIT

(57)Abstract:

PURPOSE: To eliminate unnecessary power consumption and reduce adverse affection of noise to circumferential circuits by a method wherein an input for an oscillating circuit is stopped when a no-load signal is received, in a DC-DC converter.

CONSTITUTION: An input power source control circuit 6 supplies DC input to an oscillating circuit 1 by an signal from outside while the oscillating circuit outputs an AC voltage. The AC voltage is transformed by a transformer 2 and, thereafter, is converted into a DC voltage in a rectifying circuit 3 and is stabilized in a constant voltage circuit 4, then, is supplied to a load. When there is any load, a detecting signal is not outputted from a no-load detecting circuit 5 and, therefore, the input power source control circuit 6 continues to supply a DC power source voltage to the oscillating circuit 1. When the load is removed, an output current is zero and, therefore, a signal showing there is no load is outputted from the circuit 5 while the circuit 6 receives the detecting signal and stops the supply of the power source input to the oscillating circuit 1. Accordingly, power consumption in the oscillating circuit 1 may be eliminated upon no load.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

⑥日本国特許庁(JP)

⑦特許出願公開

⑧公開特許公報(A) 平2-294267

⑨Int.Cl.⁵
H 02 M 3/28識別記号
C 序内整理番号
C 7829-5H

⑩公開 平成2年(1990)12月5日

審査請求 未請求 請求項の数 1 (全2頁)

⑪発明の名称 DC-DCコンバータユニット

⑫特 願 平1-114539

⑬出 願 平1(1989)5月8日

⑭発明者 林 修 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑮出願人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑯代理人 弁理士 西田 新

明細書

1. 発明の名称

DC-DCコンバータユニット

2. 特許請求の範囲

直流入力電圧を交流電圧に変換する発振回路と、
発振回路の出力電圧を変圧するトランジストと、トランジストの出力電圧を直流電圧に変換する整流回路と、
整流回路の出力電圧を安定化する定電圧回路と、
負荷の有無を検出する検出回路と、検出回路の出力信号に従って上記発振回路の入力を制御する制御回路とを備えたことを特徴とするDC-DCコンバータユニット。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、DC-DCコンバータの改良に関するものである。

<従来の技術>

一般に、アイソレート型のDC-DCコンバータは、第2回に示すように、直流電圧を発振回路1に入力し、発振回路1においてこれを交換電圧

に変換し、トランジス2によって昇圧あるいは降圧し、整流回路3にて直流電圧に変換し、さらに、定電圧回路4にて一定の出力電圧を得る。

<発明が解決しようとする課題>

上記従来のDC-DCコンバータにおいては、出力の状態すなわち負荷の有無に関係なく発振回路1に直流入力電圧が供給されているため、入力側において不必要な電力消費が生じるという欠点があった。さらに、出力が不要なときにも発振回路1において発生するノイズが周辺の回路に悪影響を与えるという欠点があった。

本発明は上記事情に鑑みてなされたものであり、その目的は、出力が不要時には発振回路への入力を停止するようにしたDC-DCコンバータユニットを提供することである。

<課題を解決するための手段>

上記目的を達成するために、本発明においては、直流入力電圧を交流電圧に変換する発振回路と、発振回路の出力電圧を変圧するトランジストと、トランジストの出力電圧を直流電圧に変換する整流回路と、

特許平2-294267 (2)

整流回路の出力電圧を安定化する定電圧回路と、負荷の有無を検出する検出回路と、検出回路の出力信号に従って上記発振回路の入力を制御する制御回路とを備えたことを特徴としている。

<作用>

本発明によるDC-D Cコンバータユニットにおいては、検出回路によって無負荷であることを検出すると、検出回路からの信号を受けて制御回路は発振回路への入力を停止する。

<実施例>

第1図は本実施例のDC-D Cコンバータユニットの構成を示している。図において、1は発振回路、2はトランジスタ、3は整流回路、4は定電圧回路、5は無負荷検出回路、6は入力電源制御回路、7はアイソレート回路である。

発振回路1は、直流入力電圧を交流電圧に変換する。トランジスタ2は、発振回路1の出力電圧を昇圧あるいは降圧する。整流回路3は、トランジスタ2の2次側出力を直流電圧に変換する。定電圧回路4は、整流回路3の出力電圧を一定電圧にする。

無負荷検出回路5は、出力電流がゼロのとき、無負荷であることを検出し、検出信号をアイソレート回路7を介して入力電源制御回路6へ送る。入力電源制御回路6は、無負荷検出回路5からの検出信号に応じて、発振回路1への電源の入力を制御する。アイソレート回路7は、無負荷検出回路5から出力される検出信号に対してユニットから発生するノイズの影響を与えないようとする。

以下、動作について説明する。

まず、外部からの信号によって入力電源制御回路6は直流入力電源を発振回路1へ供給し、発振回路1は交流電圧を出力する。この交流電圧は、トランジスタ2により昇圧された後、整流回路3において直流電圧に変換され、定電圧回路4において一定化された後、負荷(図示せず)へ供給される。有負荷時には、無負荷検出回路5から検出信号が出力されないので、入力電源制御回路6は発振回路1へ直流入力電源を供給し続ける。

無負荷になると、出力電流がゼロになるので、無負荷検出回路5から無負荷であることを示す信

号がOutputされ、入力電源制御回路6はこの検出信号を受けて発振回路1への電源入力を停止する。したがって、無負荷時においては、発振回路1での電力消費は無い。

<発明の効果>

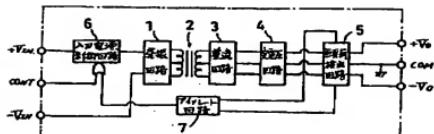
以上説明したように本発明においては、無負荷を検出して発振回路への電源入力を停止するようにならし、不要な電力消費を無くすことができるとともに、ノイズによる周辺回路への悪影響を低減することができる。

4. 図面の簡単な説明

第1図は本発明実施例の構成を示すブロック図、第2図は従来例の構成を示すブロック図である。

- 1 . . . 発振回路
- 2 . . . トランジスタ
- 3 . . . 整流回路
- 4 . . . 定電圧回路
- 5 . . . 無負荷検出回路
- 6 . . . 入力電源制御回路
- 7 . . . アイソレート回路

第1図



第2図

